

1.4 Address bus

Address bus

Le azioni di lettura, scrittura, acquisizione ed emissione sono governate dalla CPU che quindi è sempre uno dei due estremi di un trasferimento. L'altro estremo è una singola cella di memoria nei primi due casi e una singola porta di ingresso o uscita nei secondi due casi.

La CPU che decide un trasferimento deve specificare da/per quale cella o da/per quale porta l'operazione deve essere eseguita.

Le celle di memoria e le porte di I/O sono organizzate in schiere di elementi omogenei.

Un possibile modello grafico valido sia per la memoria che per l'I/O è il seguente:

Indirizzo	Cella o Porta	
0	Valore0	Primo elemento
1	Valore1	Secondo elemento
2	Valore2	Terzo elemento
...	...	
M-2	ValoreM-2	M-1esimo elemento
M-1	ValoreM-1	Mesimo elemento

Note:

- Ogni rettangolo rappresenta una cella di memoria o una porta di ingresso o una porta di uscita.
- Gli elementi sono disposti a schiera e ogni elemento occupa una ben precisa posizione nella schiera, questa posizione viene chiamata 'indirizzo'.
- L'indirizzo è un numero che identifica la posizione di un elemento rispetto al primo elemento quindi il primo elemento ha indirizzo 0 perché non c'è alcuno spostamento per raggiungerlo, il secondo elemento ha indirizzo 1 perché è spostato di 1 rispetto al primo ... l'Mesimo elemento ha indirizzo M-1 perché è spostato di M-1 dal primo.
- Attenzione a non confondere l'indirizzo di un elemento, che indica la sua posizione nella schiera con il suo valore che indica l'informazione contenuta nell'elemento.

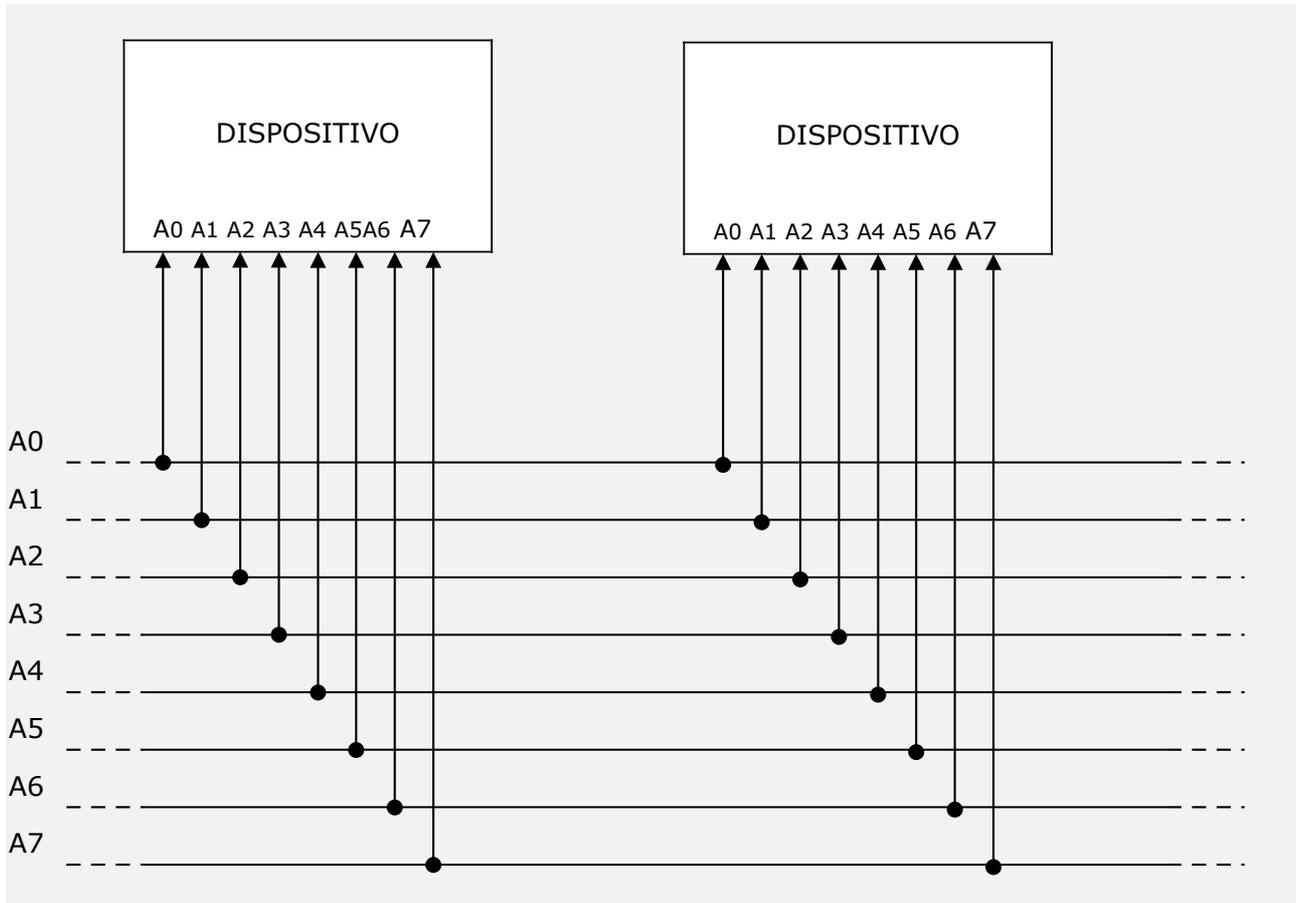
L'address bus è unidirezionale, esce dalla CPU per raggiungere tutti gli altri dispositivi (memoria ed I/O) che lo vedono sempre come un ingresso.

L'informazione contenuta nell'address bus indica quale elemento periferico (cella o porta) deve essere coinvolto nella successiva operazione di trasferimento sul data bus e quindi deve uscire dal terzo stato per impegnare o campionare il bus a seconda della direzione di trasferimento richiesta dalla operazione.

Tutti gli elementi che hanno un indirizzo diverso da quello specificato rimangono in terzo stato durante l'operazione non imponendo nulla sul data bus né campionando nulla dal data bus perché non sono coinvolti nell'operazione.

Spazio di indirizzamento

L'informazione di indirizzo portata dall'address bus è codificata in binario quindi il numero di fili dell'address bus è tale da consentire la codifica binaria dell'indirizzo di tutte le celle di memoria che si devono poter raggiungere.



In questo esempio l'address bus è formato da 8 fili, ciascuno identificato dalla lettera A seguita da un numero che corrisponde al peso della cifra binaria che rappresenta ($A0 \rightarrow 2^0$, $A1 \rightarrow 2^1$, ... $A7 \rightarrow 2^7$).

Ogni dispositivo che si affaccia sul bus deve avere otto piedini di ingresso/uscita collegati con i rispettivi fili del bus.

La quantità di celle che si devono poter raggiungere viene chiamata 'spazio di indirizzamento' e la relazione tra il numero di fili dell'address bus e la dimensione dello spazio di memoria è data dalle seguenti formule:

$$N = \log_2(M)$$

Dato lo spazio di memoria M determina quanti fili sono necessari per codificare in binario gli indirizzi che vanno da 0 a M-1.

Ad esempio se $M=256$ si ottiene $N=8$ che vuole dire che con otto fili di indirizzo si possono indirizzare 256 celle distinte che hanno indirizzi da 0 a 255

$$M = 2^N$$

Dato il numero di fili di indirizzo disponibili N determina quante celle si possono indirizzare. Ad esempio se $N=16$ si ottiene $M=65536$ vuole dire che con 16 fili di indirizzo si possono indirizzare 65536 celle distinte che hanno indirizzi da 0 a 65535

Spazi di indirizzamento tipici sono:

- 16 bit → 64KB
- 32 bit → 4GB
- 64 bit → 16EB

Note:

- Il numero definito dallo spazio di indirizzamento determina il numero teorico massimo di celle o porte che possono essere raggiunte dalla CPU e non il numero effettivo di elementi che è sempre notevolmente minore.
- Non deve trarre in inganno la sproporzione tra valori teorici e valori reali (un PC domestico a 64 bit può indirizzare 16 ExaByte di memoria ma in genere non monta più di alcuni GB di memoria fisica. Il software trae vantaggio dal maggior spazio di indirizzamento, a prescindere dalla effettiva memoria presente grazie ad un meccanismo denominato "memoria virtuale".
- Sebbene si usi lo stesso bus di indirizzi anche per l'I/O il numero di porte viene in genere limitato internamente per motivi di efficienza dato che un così ampio numero di porta non serve in nessun caso. Ad esempio in tutte le CPU della famiglia Intel solo i primi 16 bit di indirizzo sono utilizzati quando ci si riferisce ad una porta limitando quindi lo spazio di indirizzamento dell'I/O a 64K porte. Lo spazio di Input però è distinto dallo spazio di Output quindi si deve intendere che ci possono essere fino a 64K porte di ingresso e 64K porte di uscita.